

Embedded Systems and Applications Group

Výzkumná skupina na TU Darmstadt



Jiří Matoušek

Brno University of Technology, Faculty of Information Technology
Božetěchova 2, 612 00 Brno, CZ
www.fit.vutbr.cz/~imatousek



INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

- představení výzkumné skupiny
 - základní informace
 - výzkumné zaměření
 - vybrané publikace
 - projekty
- výběr publikací je zaměřen na oblast rekonfigurace a síťových aplikací
- čerpáno z <http://www.esa.informatik.tu-darmstadt.de>



- **Název:** Embedded Systems and Applications Group (ESA)
- **Pracoviště:** Department of Computer Science, Technische Universität Darmstadt
- **Vedoucí:** Prof. Dr. Andreas Koch
- **Složení:** vedoucí + 8 výzkumníků (doktorandi)

- na webu uvádějí celkem 21 oblastí výzkumu
 - mnoho oblastí lze snadno sloučit pod obecnější témata
- základní oblasti výzkumu
 - adaptivní výpočetní systémy (ACS) = GPP + RCU
 - překladač jazyka C pro ACS
 - vývojové nástroje pro ACS



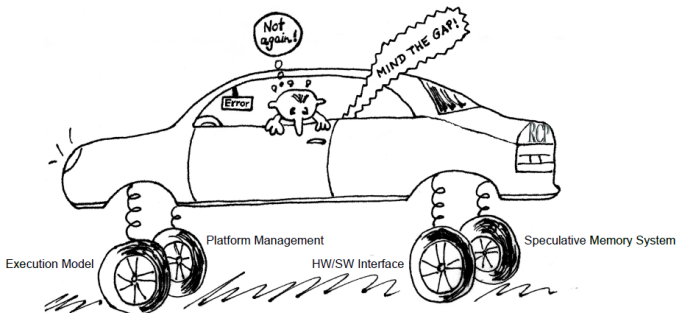
- PCI vývojová deska ACE-V
- součásti
 - Xilinx Virtex XCV1000 FPGA
(2004 plánovali nasadit Xilinx Virtex II Pro)
 - microSPARC-IIep RISC
 - 64MB DRAM
 - 4x1MB ZBT-SRAM

- S. Mühlbach, A. Koch: A Scalable Multi-FPGA Platform for Complex Networking Applications (FCCM)
- H. Lange: Reconfigurable Computing Platforms and Target System Architectures for Automatic HW/SW Compilation (disertace)
- A. Engel, B. Liebig, A. Koch: Feasibility Analysis of Reconfigurable Computing in Low-Power Wireless Sensor Applications (ARC)
- S. Mühlbach, A. Koch: NetStage/DPR: A Self-Adaptable FPGA Platform for Application-Level Network Security (ARC)
- S. Mühlbach, A. Koch: A Novel Network Platform for Secure and Efficient Malware Collection based on Reconfigurable Hardware Logic (WorldCIS)

- S. Mühlbach, A. Koch: *A Dynamically Reconfigured Network Platform for High-Speed Malware Collection (ReConFig)*
- S. Mühlbach, A. Koch: *An FPGA-based Scalable Platform for High-Speed Malware Collection in Large IP Networks (FPT)*
- S. Mühlbach, M. Brunner, C. Roblee, A. Koch: *MalCoBox: Designing a 10 Gb/s Malware Collection Honey_pot Using Reconfigurable Technology (FPL)*

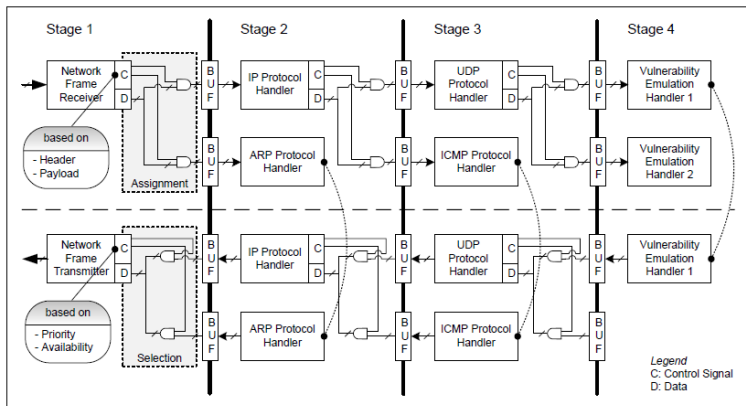
Reconfigurable Computing Platforms and Target System Architectures for Automatic HW/SW Compilation

- disertační práce H. Langeho definující „4 základní pilíře rekonfigurovatelné platformy“
 - výpočetní model
 - management platformy
 - HW/SW rozhraní
 - spekulativní paměťový systém



MalCoBox: Designing a 10 Gb/s Malware Collection Honeybot Using Reconfigurable Technology

- úvodní článek o HW implementaci 10G honeypotu/honeynetu pro sběr malware (proof-of-concept)
- **základní myšlenka:** implementovat v HW celý TCP/IP stack
 - umožňuje provozovat na jednom zařízení celou síť honeypotů (honeynet)
 - nepřítomnost CPU prakticky znemožňuje ovládnutí honeypotu útočníkem
- aplikace je postavená na rekonfigurovatelné platformě BEEcube BEE3
 - umožňuje osazení až 4 FPGA Virtex-5
 - obsahuje osm 10Gb/s síťových rozhraní
- funkcionality na aplikační vrstvě implementována pomocí modulů nazývaných **handlers** (zatím implementováno UDP)



An FPGA-based Scalable Platform for High-Speed Malware Collection in Large IP Networks

- rozšíření MalCoBox o stateless TCP implementaci (desítky tisíc paralelních spojení)
- přidány nové handlersy pro SIP a MSSQL

A Dynamically Reconfigured Network Platform for High-Speed Malware Collection

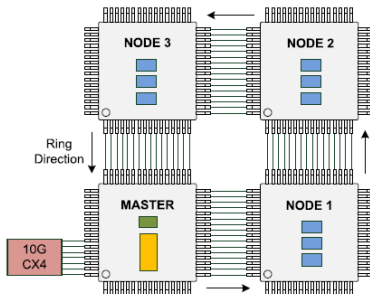
- rozšíření MalCoBox o podporu částečné dynamické rekonfigurace handlerů
- přidány handlersy pro jednoduchý web a mail server

A Novel Network Platform for Secure and Efficient Malware Collection based on Reconfigurable Hardware Logic

- hlavním přínosem článku je zavedení Vulnerability Emulation Description Language (VEDL)
- VEDL slouží k popisu chování MalCoBoxu a umožňuje jeho automatickou transformaci na konfiguraci pro FPGA

A Scalable Multi-FPGA Platform for Complex Networking Applications

- zatím poslední publikovaný článek o MalCoBox
- vícečipová kruhová architektura pro 10G sítě
- implementováno se čtyřmi FPGA Virtex-5 (2x LX155T, 2x SX95T)
 - 1x SX95T určeno pro vstup/výstup + management platformy
 - 1x SX95T a 2x LX155T určeny pro implementaci rekonfigurovatelných handlerů



Feasibility Analysis of Reconfigurable Computing in Low-Power Wireless Sensor Applications

- studie použitelnosti FPGA pro uzly bezdrátových senzorových sítí
- vyhodnocení výsledků automatické syntézy z Matlabu/Simulinku (přímo nebo přes C)
 - lépe vychází přímá transformace
- kvůli nativní podpoře deep sleep módu „Flash Freeze“ zvoleno FPGA Actel Igloo

LOEWE – Landes-Offensive zur Förderung Wissenschaftlich-ökonomischer Exzellenz

- státní program na rozvoj vědecké excelence
- <http://www.hmwk.hessen.de/>
- projekty
 - Adaptronik-Research, Innovation, Application (<http://www.loewe-adria.de/>)
 - Center for Advanced Security Research Darmstadt (<http://www.cased.de/en.html>)

DFG - Deutsche Forschungsgemeinschaft

- hlavní německá grantová agentura
- <http://www.dfg.de/en/index.jsp>

- hlavním výzkumným zaměřením skupiny jsou adaptivní výpočetní systémy a podpora návrhu jejich konfigurace v jazyce C
- v posledních letech mají také výsledky v oblasti sběru malware (kompletní HW implementace honeynetu)
- do svých projektů začínají pomalu aplikovat částečnou dynamickou rekonfiguraci
- přehled výzkumu na webu je hodně neaktuální (spíše souhrn již hotových věcí) - je třeba se dívat na publikace

Diskuze